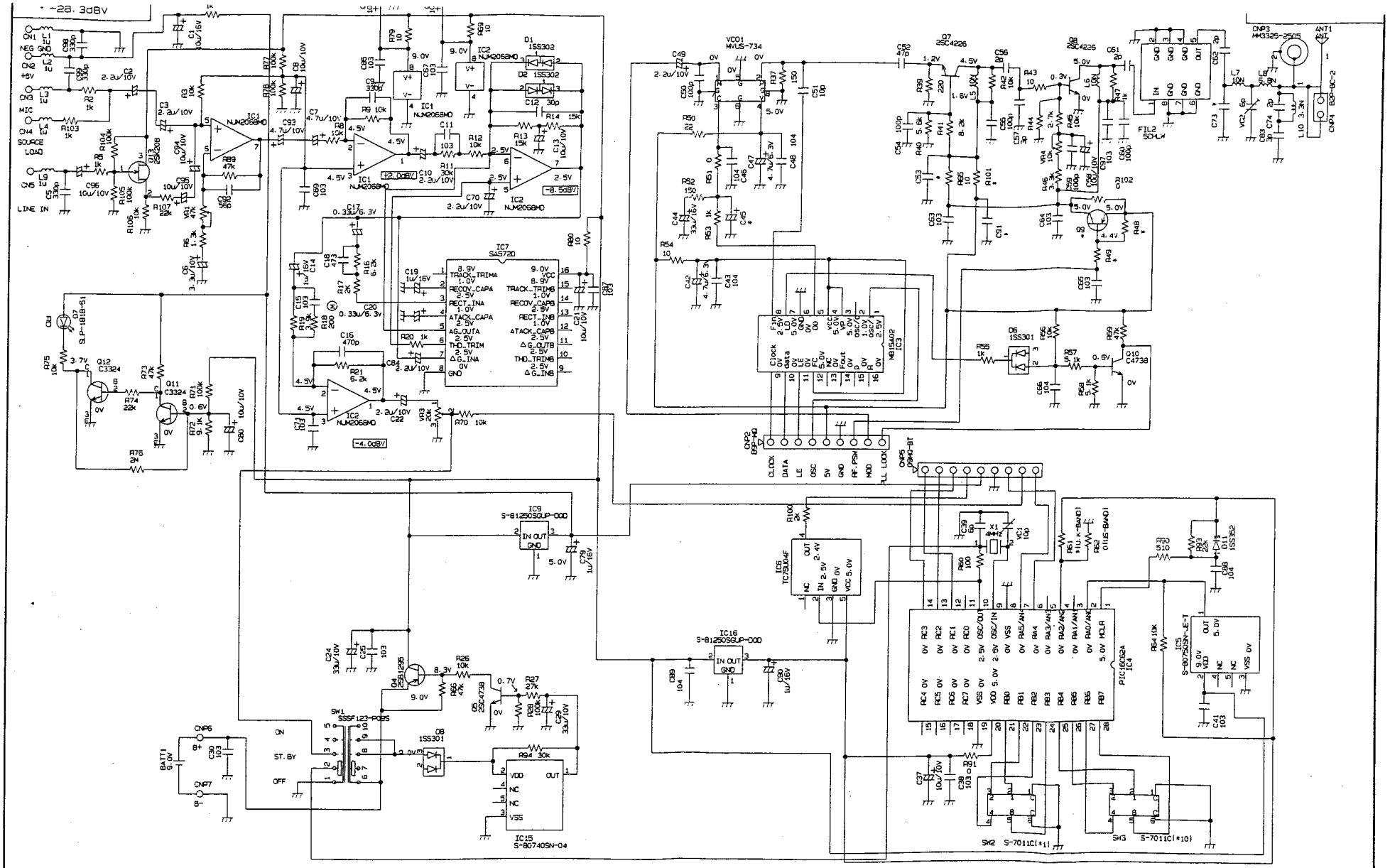
-28.3dBV
CN1
CN2
CN3
CN4
CN5
MIC
SOURCE LOAD
LINE IN
IC1 NJM2068MD
IC2 NJM2068MD
IC7 SA5720
IC3 M61540Z
IC9 S-81250SGUP-00D
IC16 S-81250SGUP-00D
IC5 TC7SU04F
IC4 PIC16C52A
IC15 S-80740SN-04
IC5 S-80750SN-E-T
SW1 SSSF123-P02S
SW2 S-7011C(*1)
SW3 S-7011C(*10)
CN6
CN7
BATT1 9.0V
ON
ST. BY
OFF
CN3 MM3325-2505
ANT1
CN4 B2P-SC-2
FIL2 SCH-L4
CN2 B2P-SC-2
CLOCK
DATA
LE
OSC
5V
GND
RF-PSW
MOD
PLL LOCK
CN5 PSW0-BT
VCO1 MVLS-734
Q7 2SC4226
Q8 2SC4226
Q9 2SC1296
Q10 C4738
Q11 C3324
Q12 C3324
Q13 2SA208
Q5 2SC4738
D1 1SS302
D2 1SS302
D6 1SS301
D8 1SS301
D7 SLP-1818-51
X1 4MHz
VC1 10p
+2.0dBV
-8.5dBV
-4.0dBV
名称 ATW-T101回路図
P#
機種名 ATW-T101
設計
製図
検図
承認